

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-302030

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁴

識別記号

F I

G 0 6 K 17/00
19/077
19/00

G 0 6 K 17/00
19/00

C
K
Y

審査請求 未請求 請求項の数36 O L (全 18 頁)

(21) 出願番号 特願平10-43913

(22) 出願日 平成10年(1998)2月25日

(31) 優先権主張番号 特願平9-46318

(32) 優先日 平9(1997)2月28日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 岩崎 博

東京都港区芝浦1丁目1番1号 株式会社

東芝本社事務所内

(72) 発明者 矢嶋 利男

東京都港区芝浦1丁目1番1号 株式会社

東芝本社事務所内

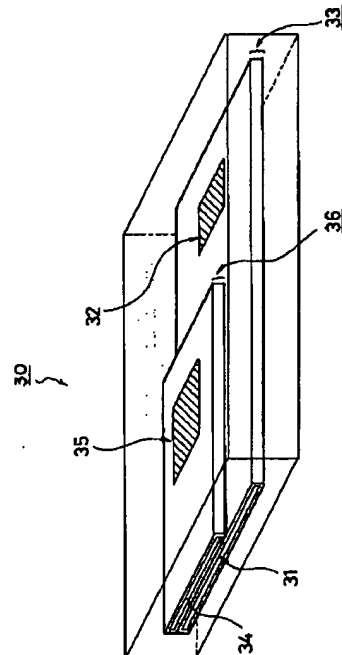
(74) 代理人 弁理士 須山 佐一

(54) 【発明の名称】 接続装置、および情報処理装置

(57) 【要約】

【課題】 複数のICカードを組合わせて用いることができる接続装置を提供する。

【解決手段】 第1の面に第1の平面型端子12を有するスマートカード(第1のICカード)11と、第1の面に第2の平面型端子22を有し、第1のICカード11よりも小さなメモ리카ード21(第2のICカード)とを挿入して保持する装置であり、スマートカード11を挿入するスロット31と、スロット31にスマートカード11が挿入されたときに平面型端子12と接触するように形成された接続電極32を有する第1の保持手段33と、第1の保持手段33の接続電極32が形成された側面に、接続電極32が形成された領域が露出するように形成され、メモ리카ード21を挿入するスロット34と、スロット34にメモ리카ード21が挿入されたときに平面型端子22と接触するように形成された接続電極35を有する第2の保持手段36とを備えており、スマートカード11、メモ리카ード21は共通のインターフェースにより並列的に駆動される。



【特許請求の範囲】

【請求項1】 第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを挿入して保持する接続装置であって、

第1のICカードを挿入する第1のスロットと、第1のスロットに第1のICカードが挿入されたときに第1の平面型端子と接触するように形成された第1の接続電極を有する第1の保持手段と、

第2のICカードを挿入する第2のスロットと、第2のスロットに第2のICカードが挿入されたときに第2の平面型端子と接触するように形成された第2の接続電極を有する第2の保持手段とを具備したことを特徴とする接続装置。

【請求項2】 第2の保持手段は、第1の保持手段の第1の接続電極が形成された側に第1の接続電極が形成された領域が露出するように形成されたことを特徴とする請求項1に記載の接続装置。

【請求項3】 第1の接続電極と第2の接続電極とは第1のスロットと第2のスロットに対して同じ側に形成されたことを特徴とする請求項1乃至2のいずれかに記載の接続装置。

【請求項4】 第1のスロットと第2のスロットとは、第1のICカードの挿入方向と第2のICカードの挿入方向が同一方向になるように形成されたことを特徴とする請求項1乃至請求項3のいずれかに記載の接続装置。

【請求項5】 第1のスロットの開口部と第2のスロットの開口部とは実質的に同一平面上にあることを特徴とする請求項1乃至請求項4にのいずれかに記載の接続装置。

【請求項6】 第1のスロットと第2のスロットとは、第1のICカードと第2のICカードとを受け入れたとき、第1のICカードと第2のICカードとが2辺を共有して重なり合うように形成されたことを特徴とする請求項5に記載の接続装置。

【請求項7】 第1のICカードはISO7810に準拠したICカードであり、第2のICカードは第1のICカードの半分以下の面積を有することを特徴とする請求項1に記載の接続装置。

【請求項8】 第1のICカードはCPUを備えたICカードであり、第2のICカードはメモリカードであることを特徴とする請求項1に記載の接続装置。

【請求項9】 第2のICカードは、その厚さはISO7810に準拠したICカードであることを特徴とする請求項7乃至請求項8のいずれかに記載の接続装置。

【請求項10】 第2のICカードはJDEC MO-186に準拠したICカードであることを特徴とする請求項7乃至請求項8のいずれかに記載の接続装置。

【請求項11】 前記第2のICカードは前記第2の平面型端子と接続されたシリアルアクセス型メモリ素子を

備えたことを特徴とする請求項1乃至請求項10のいずれかに記載の接続装置。

【請求項12】 前記シリアルアクセス型メモリ素子はNAND型EEPROMまたはAND型EEPROMであることを特徴とする請求項11に記載の接続装置。

【請求項13】 第1の接続電極および第2の接続電極と接続され、第1のICカードと第2のICカードとを並列的に駆動するインターフェース手段をさらに具備したことを特徴とする請求項1に記載の接続装置。

【請求項14】 前記インターフェース手段は、第1の保持手段の第1の接続電極が形成された側に、第2の保持手段と隣接して形成されたことを特徴とする請求項13に記載の接続装置。

【請求項15】 前記インターフェース手段はCPUを具備したことを特徴とする請求項13乃至請求項14のいずれかに記載の接続装置。

【請求項16】 前記インターフェース手段は第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備したことを特徴とする請求項13乃至請求項15のいずれかに記載の接続装置。

【請求項17】 第1の接続電極および第2の接続電極と外部回路とを接続するためのコネクタを具備したことを特徴とする請求項1乃至請求項13のいずれかに記載の接続装置。

【請求項18】 前記コネクタはツーピースコネクタであることを特徴とする請求項17に記載の接続装置。

【請求項19】 前記コネクタはエッジコネクタであることを特徴とする請求項17に記載の接続装置。

【請求項20】 第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段とを具備したことを特徴とする情報処理装置。

【請求項21】 前記インターフェース手段はCPUを具備したことを特徴とする請求項18に記載の接続装置。

【請求項22】 前記インターフェース手段は第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備したことを特徴とする請求項20乃至請求項21のいずれかに記載の情報処理装置。

【請求項23】 第1のICカードは第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備し、前記インターフェース手段は第1のICカードまたは第2のICカードに入出力されるデータの暗号化およびRSAを行う手段を具

備したことを特徴とする請求項18乃至請求項22に記載の情報処理装置。

【請求項24】 第1のICカードは第1のICカードまたは第2のICカードに入出力されるデータのDES暗号化およびDES復号化を行う手段を具備し、前記インターフェース手段は第1のICカードまたは第2のICカードに入出力されるデータのRSA暗号化およびRSA復号化を行う手段を具備したことを特徴とする請求項20乃至請求項23に記載の情報処理装置。

【請求項25】 前記インターフェース手段は第1のICカードまたは第2のICカードに入出力される信号の波形整形用回路を具備したことを特徴とする請求項20に記載の情報処理装置。

【請求項26】 前記波形整形回路はシュミットトリガ回路であることを特徴とする請求項25に記載の情報処理装置

【請求項27】 筐体と、
この筐体内に収容され、中央演算装置が搭載された基板と、
前記筐体の1つの面に、第1のICカードを受け入れる第1のスロットおよび第2のICカードを受け入れる第2のスロットが開口するように形成され、第1の平面型端子と接触するように形成された第1の接続電極と、第2の平面型端子と接触するように形成された第2の接続電極とを有する保持手段と、
前記基板上に形成され、前記中央演算装置側と第1のICカードおよび第2のICカードとの間の信号入出力を並列的に制御するインターフェース手段と、
前記インターフェース手段と前記第1の接続電極および第2の接続電極との間を接続する接続配線とを具備したことを特徴とする情報処理装置。

【請求項28】 前記インターフェース手段はCPUを具備したことを特徴とする請求項27に記載の接続装置。

【請求項29】 前記インターフェース手段は第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備したことを特徴とする請求項27乃至請求項28のいずれかに記載の情報処理装置。

【請求項30】 第1の接続電極および第2の接続電極の電源供給端子または接地端子は前記インターフェース手段と共通の接続配線で接続されたことを特徴とする請求項27に記載の情報処理装置。

【請求項31】 前記インターフェース手段は前記基板に搭載され、波形整形用回路を具備したことを特徴とする請求項27に記載の情報処理装置。

【請求項32】 前記波形整形回路はシュミットトリガ回路であることを特徴とする請求項31に記載の情報処理装置

【請求項33】 平面型端子を有するICを内蔵したI 50

Cカードを受け入れるスロットと、前記平面型端子と接続する接続電極とを有する保持手段と、
前記接続電極と前記平面型端子を介して前記ICカードにアクセスするインターフェース手段とを具備し、
前記インターフェース手段は、前記平面型端子と前記接続電極との接続可能回数が設定されるとともに、前記平面型端子と前記接続電極との接続回数をカウントするカウンタ手段と、保持した設定値とカウンタ値とを比較して、前記カウンタ値が前記設定値に達した場合には前記ICカードとのアクセスを停止する手段とを有することを特徴とする情報処理装置。

【請求項34】 前記保持手段の前記接続電極は交換可能に形成され、前記カウンタの計数値を前記接続電極が交換されたときにリセットする手段をさらに具備したことを特徴とする請求項33に記載の情報処理装置。

【請求項35】 前記保持手段の前記接続電極は使用前状態と使用后状態とを判別する手段を有するように形成され、前記カウンタの計数値は使用前状態の前記接続電極が交換されたときにのみリセットされることを特徴とする請求項31に記載の情報処理装置。

【請求項36】 第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを挿入して保持する情報処理装置であって、
第1のICカードを挿入する第1のスロットと、第1のスロットに第1のICカードが挿入されたときに第1の平面型端子と接触するように形成された第1の接続電極を有する第1の保持手段と、
第2のICカードを挿入する第2のスロットと、第2のスロットに第2のICカードが挿入されたときに第2の平面型端子と接触するように形成された第2の接続電極を有する第2の保持手段とを具備したことを特徴とする情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体素子を薄型カードに搭載したカード型メディアであるICカード（スマートカード、メモリカードなどを含む）を挿入して接続する接続装置および情報処理装置に関する。

【0002】

【従来の技術】近年、電子商取引や電子バンキングが実用化されはじめており、そのキーメディアとして、CPUを内蔵したICカードであるスマートカードが注目されている。スマートカードの容量は一般的に0.5～32kバイト程度と比較的小さいため、例えば身分証明書の写真、サイン、指紋などの画像データを記録するためのメディアとしては限界がある。例えば本人を認証するための顔写真、指紋、声紋などのデジタル署名(DSA)をスマートカード内に保持しようとした場合には、DSAの大きさには一定の限度が生じることになる。電

子バンキングや電子商取引では従来に比べて大きな金額を電子化して取り扱うためにより高いセキュリティが要求されている。より大きな情報を認証用のデジタル署名として扱えば、システムのセキュリティはより高いものとなるが、スマートカードでこのような要求に応えることは現状では困難である。

【0003】最近、スマートカードより大きな記憶容量を有し、スマートカードより小型の新しいICカードが注目されている。このICカードは基本的にはメモリ素子からなるメモリカードであるが、カードの大きさはスマートカードの半分以下の面積でコンパクトであり、また1～16MB程度の記憶容量を有することから文書、画像をはじめとする各種のデジタルデータのピークルとして注目されている。このようなICカードを駆動するためには、ICカードの平面型端子と読取り／書込み機器側の電極とを接触させる必要があるが、この電極が使用にともなって摩耗するなど機械的に劣化すると、ICカードと読取り／書込み機器側との接続信頼性が低下するという問題がある。上述のようにICカードは電子商取引や電子バンキングなど、高度の信頼性が要求される場面で使用される機会が多いために、このような接続信頼性の低下は特に問題となる。

【0004】また現在、例えばインターネット、イントラネットなどのコンピュータネットワークの利用が企業組織、家庭を含めて一般化しつつある。このようなインフラストラクチャー上で、多くの重要な情報、機密文書、取引情報（電子決済情報、電子マネー情報）などが扱われるようになってきている。したがって、このようなネットワークを構成するハードウェア、ソフトウェア、データなどに対するセキュリティ確保の重要性はますます高まっている。上述のようなICカード、特にスマートカードはIDカード、入退室管理カード、電子カルテ、次世代クレジットカードとして採用されつつあり、より一層のセキュリティの向上が求められている。

【0005】

【発明が解決しようとする課題】本発明は、複数のICカードを組み合わせることで用いることができる接続装置および情報処理装置を提供することを目的とする。また、本発明は、ICカードとの接続信頼性を確保することができる接続装置、および情報処理装置を提供することを目的とする。

【0006】さらに本発明は、スマートカードなどのICカードを用いた電子情報の処理に際して、より高度なセキュリティを確保することができる情報処理装置を提供することを目的とする。

【0007】

【課題を解決するための手段】このような課題に対応するために、本発明の接続装置、情報処理装置は以下に説明するような構成を備えている。

【0008】本発明の接続装置は、第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを挿入して保持する接続装置であって、第1のICカードを挿入する第1のスロットと、第1のスロットに第1のICカードが挿入されたときに第1の平面型端子と接触するように形成された第1の接続電極を有する第1の保持手段と、第2のICカードを挿入する第2のスロットと、第2のスロットに第2のICカードが挿入されたときに第2の平面型端子と接触するように形成された第2の接続電極を有する第2の保持手段とを具備したことを特徴とする。

【0009】ここで、第1のICカードは例えばISO7810に準拠したICカードであり（スマートカード、EMV仕様のICカードを含む）、また第2のカードとしては第1のICカードの半分以下の大きさのICカード、例えばJEDEC-MO186（FLOPPY DISK CARD）に準拠したICカードをあげることができる。

【0010】第2の保持手段を、第1の保持手段の第1の接続電極が形成された側に、第1の接続電極が形成された領域が露出するように形成するようにすればよい。第1のICカードを保持する第1の保持手段上に、この第1のICカードよりも小さな第2のICカードを保持する第2の保持手段を形成することにより、第1の保持手段上に第2の保持手段に覆われていない領域が形成される。この領域に、例えば第1のスロットに挿入された第1のICカードの第1の平面型端子との電気的接続を得るための第1の接続電極を形成することができる。また、第1のICカードまたは第2のICカードを駆動するためのコントローラなどを搭載することもできる。したがって、接続装置全体の厚さを薄くかつコンパクトにすることができる。

【0011】また、第1の接続電極と第2の接続電極とは第1のスロットと第2のスロットに対して同じ側に形成するようにしてもよい。このように構成することにより、例えば第1のスロットおよび第2のスロットに第1のICカードと第2のスロットとを挿入したとき、第1のICカードの第1の面と第2のICカードの第1の面とが同一方向を向くようにすることができる。この場合、第1のICカードまたは第2のICカードを挿入するときに、その平面型端子を見ながら挿入できるように形成することが好適である。

【0012】また、第1のスロットと第2のスロットとが、第1のICカードの挿入方向と第2のICカードの挿入方向が同一方向になるように形成されたことを特徴とする。挿入方向を揃えることにより、カードのスロットに対する抜き差しが便利であると同時に、接続装置はよりコンパクトになる。

【0013】また、第1のスロットの開口部と第2のス

ロットの開口部とは実質的に同一平面上に形成するようにしてもよい。

【0014】第1のロットと第2のロットとは、第1のICカードと第2のICカードとを受け入れたとき、第1のICカードと第2のICカードとが2辺を共有して重なり合うように形成するようにしてもよい。

【0015】第1のICカードと第2のICカードはその大きさだけでなく、機能が異なってもよい。例えば第1のICカードはCPUを備えたICカードであり、第2のICカードはメモリカードであってもよい。もちろん第2のICカードにCPU機能が付加されていてもよい。メモリカードとしてはシリアルアクセス型メモリ素子（アドレス、データが共通端子からシーケンシャルに入出力されるタイプのメモリ素子）、例えばNAND型EEPROM、AND型EEPROMを備えるようにしてもよい。このようなシリアルアクセス型のメモリ素子を用いることにより、平面型外部接続端子の端子数、構成を半導体装置の集積度によらず標準化することができる。またシリアルアクセス型メモリは、シリアルデータ、例えばテキスト、画像、映像、音楽等のデータの入出力を高速に行うことができるという利点を有しているので、このような第2のカードにこのようなデータを保持する際には特に好適である。

【0016】さらにこの接続装置は、第1の接続電極および第2の接続電極と接続され、第1のICカードと第2のICカードとを並列的に駆動するインターフェース手段を具備するようにしてもよい。ここで並列的とは、例えば1個のインターフェース手段で、第1のICカードと第2のICカードとを駆動するような場合や、インターフェースと第1の接続電極および第2の接続電極とを接続する配線のうち、少なくとも1本の配線（電源配線、グラウンド配線または信号配線）が共用されている場合などをいう。

【0017】このインターフェース手段は、第1の保持手段の第1の接続電極が形成された側に、第2の保持手段と隣接して形成すれば、装置をさらに薄くコンパクトにすることができる。

【0018】さらに、このインターフェース手段に第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を備えるようにしてもよい。

【0019】インターフェース手段には少なくとも1個のCPUまたはDSPを搭載するようにしてもよい。例えば第1のICカード、第2のICカードに入出力されるデータの暗号化処理／復号化処理などの複雑な処理をインターフェース手段のCPUやDSP、またはICカードに内蔵されたCPUやDSPを組み合わせて処理することができる。

【0020】また、本発明の情報処理装置は、筐体と、この筐体内に収容され、中央演算装置が搭載された基板

を有する情報処理装置において、前記筐体の1つの面に、第1のロットおよび第2のロットが開口するように取り付けられた接続装置と、前記基板上に形成され、前記中央演算装置と第1のICカードおよび第2のICカードとの間の入出力を制御するインターフェース手段と、前記インターフェース手段と第1の接続電極および第2の接続電極との間を接続する接続配線とを具備したことを特徴とする。ここで、中央演算装置とは例えばCPUやDSPなどの、情報処理装置内でより上位に制御、演算を行う装置のことである。

【0021】例えばPC（パーソナルコンピュータ）、EWSなどで従来フロッピーディスクドライブが取り付けられていたような部分（例えば幅3.5インチまたは5インチ、高さ半スパンまたは1スパンのベイなど）に、前述したような大きさの異なる複数のICカードを保持して接続する接続装置を取り付けて、この接続装置と本体側の中央演算装置乃至はこの中央演算装置と接続されたバスとの間に、2つのICカードのコントローラを含むインターフェース手段とを介挿したものである。このように本発明においては、複数のICカードが並列的に駆動されれば、インターフェース手段は接続装置側に形成してもよいし、PCなど本体側に形成してもよい。

【0022】そして、第1のICカードの第1の平面型端子と接続する第1の接続電極および第2のICカードの第2の平面型端子と接続する第2の接続電極の電源供給端子または接地端子は、インターフェース手段と共通の接続配線で接続するようにしてもよい。本発明においては、駆動する対象である第1のICカード、第2のICカードともに、カードの表面に露出した平面型端子を介して内蔵されたICへのアクセスが行われる。したがって、第1のICカードへのアドレス、データ、コマンドの入出力と、第2のICカードへのアドレス、データ、コマンドの入出力とを共通のインターフェースを用いて並列的に行うことができる。このとき電源供給や接地電位の供給は、共通の接続配線を用いて行うことができるから、接続配線の本数をより少なくすることができる。

【0023】また本発明の情報処理装置は、平面型端子を有するICを内蔵したICカードを受け入れるロットと、前記平面型端子と接続する接続電極とを有する保持手段と、前記接続電極と前記平面型端子を介して前記ICカードにアクセスするインターフェース手段とを具備し、前記インターフェース手段は、前記平面型端子と前記接続電極との接続可能回数が設定されとともに、前記平面型端子と前記接続電極との接続回数をカウントするカウンタ手段と、保持した設定値とカウント値とを比較して、前記カウンタ値が前記設定値に達した場合には前記ICカードとのアクセスを停止する手段とを有することを特徴とする。

【0024】例えば、平面型端子を有するICを内蔵したICカードを受け入れるスロットと、前記平面型端子と接続する接続電極とを有する保持手段と、前記接続電極と前記平面型端子を介して前記ICカードにアクセスするインターフェース手段とを具備し、前記インターフェース手段は、前記平面型端子と前記接続電極との接続可能回数が設定されるメモリ手段と、前記平面型端子と前記接続電極との接続回数をカウントするカウンタと、前記メモリ手段が保持した設定値と前記カウンタによる計数値とを比較して、前記計数値が前記設定値に達した場合には前記ICカードとのアクセスを停止する手段とを有するようによい。

【0025】すなわちICカードとの電気的な接続を行うためには、例えば接触ピンなどの接続電極を用いてICカードの平面型電極と接触する必要がある。この接続電極は摩耗などによりその信頼性が低下し、ICカードへの信号入出力を正常に行えなくなったり、誤った動作を引き起こしたりする恐れがある。したがって、本発明の情報処理装置では、機械的または電氣的に、ICカードがスロットに挿入された回数や、接続電極とICカードの平面型端子とが接続した回数をカウントし、この計数値があらかじめ設定しておいた設定値に達したときには、ICカードへの信号の入出力を停止するものである。

【0026】さらに接続電極を保持手段から交換可能に形成し、接続電極が新しく交換されたときに計数値がリセットされるようにしておけば、ICカードを利用する上でのシステムの信頼性が向上する。例えば保持手段の接続電極を使用前状態と使用后状態とが判別できるように形成しておき（電氣的、または機械的に）、カウンタの計数値は使用前状態の接続電極が新たに付けられたときにのみリセットされるようにすればよい。このような構成により誤動作が未然に防止されるので、セキュリティ確保の面からも好ましい。設定値は予めインターフェース内のメモリに保持するようによい。

【0027】また、本発明の情報処理装置は、第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段とを具備したことを特徴とする。そして、このインターフェース手段には第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備するようによい。

【0028】さらに、第1のICカードは第1のICカードまたは第2のICカードに入出力されるデータのDES暗号化およびDES復号化を行う手段を具備し、前記インターフェース手段は第1のICカードまたは第2

のICカードに入出力されるデータのRSA暗号化およびRSA復号化を行う手段を具備するようによい。

【0029】例えば、第1のICカードとしてCPUを備えたスマートカードを用い、第2のICカードとしてメモリカードを用いる場合に、第1のICカードのCPUでDESの暗号化、復号化処理を行い、インターフェース手段でRSAの暗号化、復号化処理を行うようにしてもよい。スマートカードには大きさ、コストなどの制限から一般にそれほど高性能のCPUを搭載することは難しいから、スマートカードのCPUで比較的軽いDESの暗号化、復号化処理を行い、インターフェースのCPUでDESの処理よりも重いRSAの暗号化、復号化処理を行うことが好適である。このような場合、第1のICカード（スマートカード）に暗号鍵の値を保持し、第2のICカードに保持するデータを第1のICカードで暗号化するようにしてもよい。このようにすれば、第2のICカードにメモリカードを用いた場合でも、第1のICカードがなければデータにアクセスすることができないから、データセキュリティを格段に向上させることができる。また、スマートカードのIC内に、例えばDESなどの暗号処理を行うコプロセッサを搭載するようによい。

【0030】第2のICカードとしてメモリカードを採用すれば、いわゆるスマートカードに比べてずっと大きな記憶容量を有しているから、例えば認証を行うためのデジタルサインとして、より大きな情報（例えば顔写真や、指紋、声紋など）を用いることができる。さらに、このようなデータは、インターフェース側の演算装置または第1のICカード内の演算装置などにより暗号化した上で、第2のICカードに記憶させるようにしてもよい。

【0031】このような本発明の接続装置、情報処理装置は、網（ネットワーク）を通じてデータの送受信を行う情報処理システムに適用することも可能である。例えばDES暗号化の鍵の値を保持し、第1の面に第1の平面型端子を有する第1のICカードと、デジタルサインを含むデータを保持し、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードと、第1のICカードおよび第2のICカードを受け入れる手段と、網側と接続され、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するCPUを備えたインターフェース手段とを具備し、第1のICカードのCPUによりデータをDES暗号化を行う手段と、DES暗号化されたデータを復号化する復号化鍵の値を、受信者の公開鍵により暗号化する手段と、DES暗号化されたデータと、受信者の公開鍵により暗号化された復号化鍵の値を網側に送付する手段とを具備するようによい。データの送受信については、例えばSET（Sec

ure Electronic Transaction) プロトコルに基づいたデータの送受信を行うようにしてもよい。

【0032】本人の認証を行うデジタルサインとしては、顔写真、指紋、声紋あるいはこれらに組み合わせを用いるようにしてもよい。また例えばこれらのデータはRSAを用いて自分の保管鍵により暗号化してメモ리카ードなどに保存するようにしてもよい。このときRSAの暗号化は、例えばインターフェース回路などの外部のCPU、DSPを用いて処理し、暗号化したデータはメモ리카ードに取り込んで保存することも可能である。そして、例えばDESにより暗号化したデータについては、例えばICカード内のCPUにより処理するようにしてもよいし、ICカード内に保管した暗号鍵の値によりインターフェース回路などの外部のCPU、DSPを用いて処理するようにしてもよい。さらに、DESにより暗号化したデータをデコードするためのDES用の解読鍵は、RSAを用いて受け手の公開鍵により暗号化する。このときは前述のようにインターフェース回路などの外部のCPU、DSPを用いて処理することにより、短時間に複雑な処理を行うことができる。

【0033】RSAの暗号化や復号化を外部のCPU、DSPを用いるほうがよいのは、セキュリティを高くするためにRSAの鍵の値のビット数を長くすればするほど、それを処理するCPUやDSPにかかる負担が大きくなるからである。このためICカード内に搭載することができる比較的ビット幅の短い、例えば8ビット程度のCPUでは、処理に要する時間が長くなりすぎることになる。インターフェースや、PC本体などの外部のCPUやDSPを用いる場合には、ICカードに搭載するよりは実装上の制約が緩やかなので、例えば16ビット、32ビットといった比較的高性能なCPU、DSPを必要に応じて実装することができる。このように暗号化したデジタルサイン、暗号化したデータおよび暗号化された解読鍵は、例えばSETプロトコルにより網側と送受信するようにしてもよい。

【0034】なお、ICカードには、CPUを搭載しているものとしていないものとに大別することができるが、ここではCPUとメモリを搭載したICカード(例えばISO準拠のICカード)をスマートカードと呼び、実質的にメモリ素子からなるCPUを搭載しないタイプのICカードをメモ리카ードと呼ぶ。

【0035】このように本発明の接続装置あるいは情報処理装置と、複数枚のICカード、例えばスマートカードとメモ리카ードを組み合わせることにより、電子商取引システム、電子バンキングシステム、電子マネーシステム等に対応することができる。また、本発明の接続装置あるいは情報処理装置は、例えばインターネット等の各種ネットワークを通じてファイルデータを配信するファイルデータの配信システムに用いるようにしてもよ

い。例えばこのようなシステムは、平面型接続端子と、前記平面型接続端子と接続されたシリアルアクセス型メモリ素子とを具備したICカードと、前記平面型外部接続端子を介して前記メモリ素子にファイルデータを送る手段とを備えるようにすればよい。またファイルデータの配信に伴うユーザの同定や、課金などの処理は平面型接続端子と、前記平面型接続端子と接続されたCPUと、前記CPUと接続されたメモリ素子とを有するICカード(第1のICカード)により行うようにすればよい。

【0036】また前記ファイルデータは暗号化して配信するようにしてもよい。ファイルデータとしてはテキストデータだけでなく、例えば音楽データ、画像データ、あるいは映像データ等をあげることができる。このような場合前記音楽データは、例えばAAC、AC-3等の圧縮アルゴリズムにより圧縮して配信するようにしてもよい。また画像データは例えばJPEG等の圧縮アルゴリズムにより圧縮するようにしてもよい。

【0037】このように本発明の接続装置あるいは情報処理装置と、複数枚のICカード、例えばスマートカードとメモ리카ードを組み合わせることにより、電子商取引システム、電子バンキングシステム、電子マネーシステム等に対応することができる。このような場合、例えばメモ리카ードに暗号化されたアイデンティフィケーションデータを認証に用い、スマートカードによるペイメントと組み合わせることによりより安全性のシステムの安全性を高めることができる。

【0038】アイデンティフィケーションデータとしては、例えば指紋、顔写真、声紋、虹彩等の画像データ、音声データやこれらの組み合わせを用いるようにしてもよい。これらのアイデンティフィケーションデータは個人を認証するためのデジタルサインとして暗号化しておくことが好ましく、例えばインターフェースのCPUなどにより暗号化して、メモ리카ードに取り込むようにしてもよい。また例えば外部インターフェースによる暗号化は、スマートカード内の鍵の値に基づいて行うようにしてもよい。

【0039】このようなシステムの例として、2枚のICカードにより、音楽配信と課金を行う例について説明する。すなわち、各種のネットワークを用いて音楽を配信し、配信された音楽をメモ리카ード(例えば第2のICカード)に取り込むようにするとともに、その課金、決済をICカード(例えば第1のICカード)により行うのである。特に音楽、画像、映像などのデータはシリアルアクセスに適しているため、平面型接続端子と、シリアルアクセス型メモリ素子とを備えるICカードに保持することが適している。

【0040】音楽のデータは、例えばAACや、AC-3等の各種圧縮アルゴリズムに基づいて圧縮された状態で配信することが、トラフィックの混雑防止や、通信速

10

20

30

40

50

度の向上などの観点から好ましい。また、メモ리카ードにも圧縮された状態で記憶させれば、メモ리카ードの容量を節約することができる。さらに、メモ리카ードに保持する音楽データは暗号化しておくようにしてもよい。また配信させる音楽データ自体を暗号化しておくようにしてもよい。また暗号化を配信する音楽データに取り込んでおき、そのままメモ리카ードに保持するようにしてもよい。

【0041】このような音楽配信システムを用いれば、例えばインターネット等の各種のネットワークを通じてユーザに音楽を配信するとともに、その課金処理を行うことができる。

【0042】なおここではファイルデータの例として音楽データの配信システムの例について説明したが、これ以外にも例えばテキストデータ、画像データ、映像データ(MPEG、MPEG2などの動画データ)等の配信システムに適用するようにしてもよい。

【0043】

【発明の実施の形態】以下に本発明についてその実施形態とともにさらに詳細に説明する。

【0044】(実施形態1)図1は本発明の接続装置が受け入れる第1のICカードの例を概略的に示す図であり、図2は本発明の接続装置が受け入れる第2のICカードの例を概略的に示す図である。ここでは、第1のICカードとしてスマートカード11を、第2のICカードとしてスマートカードよりも小さなメモ리카ード21を例にとって説明する。

【0045】スマートカード11は縦85.6mm、横54.0mm、厚さ0.76±0.08mmと、ISO7810に準拠したものであり、一方の面に露出した平面型端子12を備えている。このスマートカード11の平面型端子12もISO7816に準拠したものであり、この平面型端子を介して、スマートカード11に内蔵されたICへのアクセスが行われる。

【0046】図2に示したメモ리카ード21の大きさは縦45.0±0.1mm、横37.0±0.1mm、厚さ0.76±0.08mmであり、JEDECのMO-186(FLOPPY DISK CARD)に準拠したものである。スマートカード11の平面型電極12と、形状、ピン数は相違するものの、このメモ리카ード21も一方の面に露出した平面型端子22を備えており、この平面型端子22を通じて内蔵されたICへのアクセスが行われる。図3は本発明の接続装置30の構成の1例を概略的に示す図であり、図4は図3に例示した本発明の接続装置30を、そのスロットの開口部側から見た図である。また図5は図3に例示した接続装置30を横から透視した様子を模式的に示す図である。

【0047】この接続装置30は、第1の面に第1の平面型端子12を有するスマートカード(第1のICカード)11と、第1の面に第2の平面型端子22を有し、

第1のICカード11よりも小さなメモ리카ード21(第2のICカード)とを挿入して保持する装置であり、スマートカード11を挿入するスロット31と、スロット31にスマートカード11が挿入されたときに平面型端子12と接触するように形成された接続電極32を有する第1の保持手段33と、第1の保持手段33の接続電極32が形成された側面に、接続電極32が形成された領域が露出するように積層され、メモ리카ード21を挿入するスロット34と、スロット34にメモ리카ード21が挿入されたときに平面型端子22と接触するように形成された接続電極35を有する第2の保持手段36とを備えている。そして、スマートカード11を下側のスロット31に、メモ리카ード21を上側のスロット34に保持するように第1の保持手段33と第2の保持手段36とが組み合わされている。なお、第1の保持手段33および第2の保持手段36は、挿入されたスマートカード11、メモ리카ード21などのICカードを保持することができればよく、必ずしもカード全体を覆うような形状に限ることはない。例えばICカードの分程度が覆われる形状など、ICカードが露出した形で保持されるように形成してもよい。

【0048】図6はスマートカード11とメモ리카ード21とをそれぞれスロット31、スロット34へ挿入したときの相互の位置関係の例を説明するための図である。このようにスマートカード11とメモ리카ード21とは、スロットの開口部側を揃えて重ね合わせることで、平面型端子12と平面型端子22とが重なりあわないようにスロットに挿入することができる。このとき本発明の接続装置では、第1の平面型端子12と第2の平面型端子22とに対して同じ側からコンタクトするように構成している。また、第1の保持手段33の第2の保持手段36と重なり合っていない領域40の部分で、平面型端子32との接続を行うこともできる。さらにこの領域40に、スマートカード11およびメモ리카ード12を駆動するコントローラを含むインターフェース回路を形成するようにしてもよい。

【0049】スマートカード11の平面型端子12と接続する接続電極32およびメモ리카ード21の平面型端子22と接続する接続電極35は、平面型端子12、22の形状に応じた構成とすればよい。図7は平面型端子とコンタクトする接続電極32、35の例を概略的に示す図である。また例えば図7に示すような例えばスプリング機構を備えた接触ピン37を平面型端子パターンに応じて備えるようにしてもよい。この接続電極32、35と例えばインターフェース回路とを接続する配線は、スロット内に形成するようにしてもよいし、また、スロットの外側から接続するようにしてもよい。

【0050】ここで、スマートカード11についてさらに詳細に説明する。

【0051】図8はCPUとメモリを備えたICカード

の1種であるスマートカード11の構成を模式的に示す図である。スマートカード11内にはMPU13チップが内蔵されており、このMPU13はCPU14とプログラムメモリ(ROM)15、そしてデータメモリであるEEPROM16から構成されている。このようなチップの片面はモールドされて、もう一方の面は平面型端子12が形成される。

【0052】図9にスマートカード11の平面型端子12のパターンの例を示す。

【0053】ピン12aは電源(VCC)、ピン12bはリセット(RST)、ピン12cはクロック(CLK)、ピン12eはグラウンド(GND)、ピン12gは伝送(I/O)であり、ピン12d、ピン12hは予備、ピン12fは未使用である。

【0054】つぎにメモリカード21についてさらに詳細に説明する。

【0055】このメモリカード21は、NAND型EEPROMが1チップに搭載されたフラッシュメモリカードであり、その大きさは縦45.0±0.1mm、横37.0±0.1mm、厚さ0.76±0.08mmであり、JEDECのMO-186(FLOPPY DISK CARD)に準拠したものである。

【0056】このメモリカード21は主として2つの部分から構成されている。図10にこれらの構成を示すように、ひとつはメモリチップを搭載し平面型端子を備えたパッケージ23と、このパッケージを保持するベースカード24である。

【0057】このパッケージ23の概略的な構造は図11に示すように、メモリチップ25を搭載した樹脂基板26をモールド樹脂27により片面モールドしたものであり、メモリチップ25と配線基板26との接続にはここではワイヤボンディング28を用いている。外部との電気的な接続をとるためにパッケージのメモリチップ25搭載面と反対側には平面型端子22を設けており、平面型端子22とメモリチップ25との電気的接続は樹脂基板26に設けたスルーホール26aを介してピア接続している。また、平面型端子22の表面は金メッキを施しており、ここでは金の純度を99.5%程度まで落して機械的耐摩耗性を向上させたハード金メッキを施している。このような構成を採用することによりパッケージの厚さは約0.65mm程度と非常に薄いものとなっている。

【0058】一方、このパッケージ23を保持するベースカード24はパッケージ23を嵌合するようなステップ付の凹部を有している。このベースカード24に形成されたステップの部分で、配線基板のモールドされていない領域で接着することによって、パッケージ23をベースカード24に固定している。パッケージ23の平面型端子22はベースカード24の表面と実質的に同一平面を構成するように固定される。なおベースカード24

の凹部の底部はパッケージ23のモールド層27の厚さよりもわずかに深く形成されており、メモリチップ25にかかる応力を緩和するとともに、モールド工程での厚さ制御のマージンを大きくしている。メモリチップ25と対応するベースカード24の薄肉部は非常に薄いため、流動性の高い例えばPC/ABSアロイを用いて射出成型法により形成した。

【0059】なお、パッケージ23とベースカード24の固定にはゴムを主材とした熱圧着シートを用いており、ベースカード24のステップの部分に熱圧着シートを載置してパッケージ23を搭載したうえで熱圧着している。

【0060】このメモリカードの平面構成は、平面型端子22が露出した接触領域と、書き込み禁止用のシールなどを貼る領域81、インデックスラベルを貼る領域82、搭載したメモリチップの容量、電源電圧、種別等が表記される表記領域83から構成される。なお、ベースカード24の挿入方向の先端部の一方の角の切りかけ部84は、電源電圧に応じて左右に形成されている。例えば、電源電圧が5Vのメモリカードでは挿入方向の左側、電源電圧が3.3Vのメモリカードでは挿入方向の右側に切り欠きを形成している。この切り欠きはスロットの誤挿入防止機構とともに機能し、例えば電源電圧が3.3Vのメモリカードに5Vの電源が印加され、メモリチップ25が電氣的に破壊されるのを防止している。

【0061】書き込み禁止を行うには、ライトプロテクト領域に導電性を有するシールを貼り付ける。スロット34側の接続電極35はライトプロテクト領域に対応する部分に2つの端子を接触させ、その導通状態によってシールの貼り付けの有無を検出することにより、ソフトウェア的またはハードウェア的にメモリカード21への書き込みにプロテクトをかけることができる。

【0062】このメモリカード12に搭載されているNAND型フラッシュEEPROMについて説明する。ここでは例えばNAND型EEPROM(TC5816AF:株式会社東芝製)を例にとって説明する。このメモリは264バイト×16ページ×512ブロック構成の5V単一電源動作のフラッシュメモリである。メモリチップの内部には、264バイトのスタティックなレジスタを備えており、プログラム動作およびリード動作はこのレジスタとメモリセルアレイ間で264バイト単位でデータ転送される。また消去はブロック(4kバイト+128バイト単位)で実行される。1ページが256バイトではなく264バイトと8バイト余分な領域が付加されているが、この冗長領域はECC(エラー訂正)符号の格納領域または管理情報等を格納する領域として通常使用される。

【0063】このメモリはアドレス、データ、コマンドを平面型端子のI/O端子からシリアルに入出力する完全シリアルタイプのメモリで、プログラム、消去動作は

メモリチップ内で自動実行させるタイプのものである。

【0064】図12は16MbのNAND型EEPROMの仕様とピンレイアウトを示す図である。また図13はメモリチップ25の構成を模式的に示す図である。このようにこのメモリチップ25はアドレスピンを持っておらず、アドレスはI/Oピンから複数回に分けて入力される。このためピン数を少なく、かつメモリ容量が大きくなってもピン数を増やす必要がない。このことは、図12に例示した32Mb、64MbのNAND型EEPROMのピンレイアウトに示している。したがって、
10 本発明の接続装置側に関しても、接続電極35の構成を変更することなく容量の相違するメモリカード21を受け入れることができる。さらに接続電極35を共通化でき、1つの接続装置で異なる種類のメモリカードを使用することができる。

【0065】本発明の接続装置はこのようなメモリカード21をICカード11（スマートカード）とともに受け入れて駆動することができる。

【0066】本発明の接続装置は、スマートカード11の平面型端子12、メモリカード21の平面型端子22
20 と、スロット側に形成された接続電極32、35との接触、離脱に順番を設けるシークエンス接触方式を採用して、いわゆる活線挿抜を行うように構成するようにしてもよい。

【0067】例えば、第1段階として、VSS端子を接触させて接地レベルを確定させ、CLE（Command Latch Enable：コマンド取り込みに関する信号）をローレベル（非活性状態）に固定することにより、以降のシークエンスでノイズなどによって意図しないコマンドがメモリチップに誤投入されることを回
30 避する。

【0068】第2段階として、CEピン（Chip Enable：チップ選択端子）をハイレベル（非活性状態）に固定することにより、メモリの出力ピンはHi-Z状態になりインターフェース側のバスの状態に依らずにバス上でのデータの衝突が回避される。

【0069】第3段階として、第2段階でVCCが所定電位に到達しているため、出力ピンを介したバスライン上からの電流の流れ込み等が回避され、ラッチアップなどのCMOSデバイスの駆動状の問題点を回避すること
40 ができる。

【0070】最後に第4段階として11ピン（VSS）が接触する。この11ピン（VSS）はメモリカード21の抜き差し検知に用いることができる。例えばこの11ピンを用いて、接続電極35と平面型端子22との接続回数をカウントするようにしてもよい。

【0071】なお、ICカード11、21をスロット31、34から抜き取る場合には、上述したシークエンスを逆にたどることになる。

【0072】（実施形態2）図14は本発明の接続装置
50

の構成の別の1例を説明するための図である。図14

（a）はスマートカード11、メモリカード12の両方のICカードを取り込むことができる2スロットを有する接続装置を、例えば図示しないPCなどのフロントベ
イの3.5インチの半スパンに嵌合できるような筐体50に取り付けた様子を示している。メモリカード12の
スロット34を、スマートカード11のスロット31の
上側に設けている。これにより、スマートカード11、
メモリカード21を挿抜するときに、露出した平面型端
子を見ることができるので、操作性が向上する。スロッ
ト31、34ともイジェクト機構を有しており、31
b、34bはイジェクトボタンである。イジェクト機構
は必要に応じて備えるようにすればよい。

【0073】図14（a）は、図14（a）のBB'方向の断面構造を模式的に示す図である。スロットの上面に形成された接続電極32、35が、それぞれスマート
カード11、メモリカード21の平面型端子と電気的に
接続される。これらのICカードのスロットへの挿入、
抜き出しに際しては、例えば特願平6-254756に
提案されているように、接続電極の各接触ピンと、IC
カードの平面型端子との物理的な接触にシークエンスを
持たせることにより、活線状態でICカードの挿抜が可
能になる。

【0074】またこれらの接続電極32、35とPC側との接続配線59を一本に束ねるようにすれば、配線の
取り回しが容易になる。この際、電源、接地を共通化
することにより、接続配線59の本数を削減し、より簡
易な構成でPC側とのインターフェースをとることが可
能である。この場合、接続配線59を30本程度以下にす
ることが望ましい。さらに、接続配線59で接続する場合、
データのブロファイルが鈍ったり、ノイズの影響を受け
たりするのを防止するために、インターフェース回路5
5に例えばシュミットトリガ回路などの波形整形回路を
形成することが好ましい。これにより、より信頼性が向
上することができる。図15は中央演算装置であるCP
U53（main）が搭載されたPCの基板54上に、
本発明の接続装置のインターフェース回路55が搭載さ
れた様子を模式的に示す図である。インターフェース回
路55はバス56を通じてCPU53と接続されてい
る。

【0075】インターフェース回路55と、接続装置30の接続は、例えば図14（b）で説明したように接続
配線59により、インターフェース回路55の接続装置
側コネクタ56と接続装置のコネクタ51とを接続す
る。この際、電源、接地などを共用することにより、接
続配線59の本数を低減するとともに、一本に束ねるよ
うにすることが好適である。インターフェース回路55
のPC側は、例えばISA、PCI、USB、IEEE
1394などのバス対応とし、接続装置30側は前述し
たようなスマートカード11、メモリカード21両方の

ICカードを並列的に駆動できるように構成する。また、コネクタ51としては例えばツーピースコネクタ、エッジコネクタなどを用いるようにしてもよい。

【0076】図16はPCのメインボード54に取り付けられた少数ピンのコネクタ52bと、接続装置30のコネクタ51とを1本に束ねた接続配線59で接続した本発明の情報処理装置の構成を模式的に示す図である。このように本発明においては、形状、仕様の異なる複数のICカードを共通のインターフェースで並列的に駆動することができる。スマートカード11の中に含まれるデータメモリEEPROM16の容量の大きさの違いへの対応は、スマートカードに搭載されたMPU13のファームウェアによってコントロールされるが、メモリカード21のメモリ容量、電源電圧、種別等の違いは、インターフェース回路55によりハードウェア的あるいはソフトウェア的にコントロールするか、あるいはPCなどに内蔵されるドライバソフトウェアによりコントロールするのがよい。

【0077】図17はインターフェース回路55の構成を模式的に示す図であり、図18、図19はインターフェース回路55の構成を概略的に示すブロック図である。

【0078】図17に示したように、インターフェース回路55内に少なくとも1個のCPU（またはDSP）55aを備えることにより、例えばこのCPU55aによって、データの暗号化、復号化を行うようにすることができる。また、スマートカード11に内蔵されたICもCPUを備えているから、例えばスマートカード11のCPUに暗号鍵を保持し、インターフェース回路55のCPUでは公開鍵暗号を処理するようにしてもよい。さらに、メモリカード21に保持するデータとして、例えば認証を行うためのデジタルサインである写真情報や、指紋、声紋などの情報を保持／読出する場合には、インターフェース回路55のCPU55aにより、またはスマートカード11のCPUにより、データの暗号化／復号化を行うことによりメモリカード21に保持されたデータのセキュリティを確保することができる。CPU55aは処理能力が高い方がより複雑な暗号化、復号化処理を短時間で実行することができる。RSAの鍵の値のビット長を長くすればするほど、それを処理するCPUにかかる負荷が大きくなる。したがって、このような複雑な処理を例えばスマートカードのCPUで行うには、専用のコプロセッサを具備するなどの手段を講じないと時間がかかりすぎる。このため本発明ではインターフェース回路55内のCPUによって、このような「重い」処理を行っており、例えば16ビット、32ビットといった比較的高性能のCPUを、必要に応じて使い分けるようにすることができる。

【0079】一方、暗号化、復号化の必要のないデータの場合には、インターフェース回路55内をスルーパス

でホスト側とアクセスするように設計するようにしてもよい。このために、例えばメモリカード21に保持されたデータに、そのデータが暗号化されているか否かを示すヘッダを付加するようにしてもよい。このようなヘッダの付加はスマートカード11のCPUにより実行することも可能である。

【0080】このような構成を採用することにより本発明の接続装置および本発明の情報処理装置は、電子決済やデジタルマネーの取り扱いにおけるセキュリティを向上することができる。特にスマートカードでは扱いきれない1～16MB程度の大きな情報量を有するデジタルサイン、医療記録等のデータを安全に保管するとともに、PC側乃至はネットワーク側に安全に送出することもできる。

【0081】（実施形態3）図20は、本発明の情報処理装置の別の1例を説明するための図であり、図21はこの情報処理装置が備えるインターフェース回路55の構成を概略的に示す図である。

【0082】この情報処理装置は、接続装置30の接続電極32、35の信頼性を確保するために、予め接続電極32とスマートカード11の平面型端子12との接続可能な回数を設定値；Iとして記憶しているメモリ61と、接続電極32とICカードの平面型端子12との接続回数を数えるカウンタ62と、メモリ61に保持された設定値Iとカウンタ62の計数値Cとを比較して、計数値Cが設定値Iに達したならば、スマートカード11への信号入出力を停止する手段を、インターフェース回路55内に備えている。設定値Iと計数値Cとの比較は、ここではデジタルコンパレータ64により行っている。そして、 $C \geq I$ となったときデジタルコンパレータ64からCPU55aに出力される信号に基づいて、PC側I/F65またはICカード側I/F66のアクセスが停止される。

【0083】接続電極32とICカードの平面型端子12との接続回数は、インターフェース回路55のスマートカード側I/FのVCCなどによりカウントするようにしてもよいし、また、接続装置30のスロット31にセンサ63を備えるようにして、スマートカード11のスロット31への挿入回数をカウントするようにしてもよい。なおここでは第1のICカードであるスマートカード11を例にとって説明したが、第2のICカードであるメモリカード21に対しても全く同様に適用することができる。

【0084】さらに、例えば接続装置30の第1の保持手段33、第2の保持手段36を、少なくとも接続電極32、35が交換可能になるように形成して、接続電極32、35を交換したときに、カウンタ62の計数値をリセットするようにしてもよい。このとき、第1の保持手段33、第2の保持手段36に対して、接続電極とともに第1のスロット31、第2のスロット34をカート

リッジ式にしてカートリッジごと交換するようにしてもよい。

【0085】また、この接続電極とスロットからなるカートリッジに、第1または第2の保持手段から取り外すと同時に機能しなくなる仕組みを設けるようにすればさらに安全である。例えば、保持手段からカートリッジをとりはずすと同時に電氣的または機械的にカートリッジが壊れるようにしたり、開口部が閉じてしまうなどの仕組みをカートリッジに備えるようにしてもよい。

【0086】なお、以上の説明では本発明の接続装置をPC等の情報処理装置の筐体内に内蔵して用いる例を中心に説明してきたが、本発明の接続装置は外付けの形式で用いることも可能である。図22は本発明の接続装置をノートブック型のPCに接続して使用する様子を説明するための図である。スマートカード11とメモリカード21とを受け入れてアクセスするための接続装置30をノートブック型のPCの例えばUSBやIEEE1394などのバスに接続配線59bによりケーブル接続している。この場合、インターフェース回路55は接続装置30内に設けているが、PC側に設けるようにしてもよい。なお、本発明の接続装置は非常に薄型なので、ノート型PCに内蔵して用いることももちろん可能である。

【0087】（実施形態4）このように本発明の接続装置あるいは情報処理装置と、複数枚のICカード、例えばスマートカードとメモリカードを組み合わせることにより、電子商取引システム、電子バンキングシステム、電子マネーシステム等に対応することができる。このような場合、例えばメモリカードに暗号化されたアイデンティフィケーションデータを認証に用い、スマートカードによるペイメントと組み合わせることによりより安全性のシステムの安全性を高めることができる。

【0088】アイデンティフィケーションデータとしては、例えば指紋、顔写真、声紋、虹彩等の画像データ、音声データやこれらの組み合わせを用いるようにしてもよい。これらのアイデンティフィケーションデータは個人を認証するためのデジタルサインとして暗号化しておくことが好ましく、例えばインターフェースのCPUなどにより暗号化して、メモリカードに取り込むようにしてもよい。また例えば外部インターフェースによる暗号化は、スマートカード内の鍵の値に基づいて行うようにしてもよい。

【0089】このようなシステムの例として、2枚のICカードにより、音楽配信と課金を行う例について説明する。すなわち、各種のネットワークを用いて音楽を配信し、配信された音楽をメモリカード（例えば第2のICカード）に取り込むようにするとともに、その課金、決済をICカード（例えば第1のICカード）により行うのである。特に音楽、画像、映像などのデータはリアルアクセスに適しているため、平面型接続端子と、シ

リアルアクセス型メモリ素子とを備えるICカードに保持することが適している。

【0090】音楽のデータは、例えばAACや、AC-3等の各種圧縮アルゴリズムに基づいて圧縮された状態で配信することが、トラフィックの混雑防止や、通信速度の向上などの観点から好ましい。また、メモリカードにも圧縮された状態で記憶させれば、メモリカードの容量を節約することができる。さらに、メモリカードに保持する音楽データは暗号化しておくようにしてもよい。

また配信させる音楽データ自体を暗号化しておくようにしてもよい。また暗号化を配信する音楽データに取り込んでおき、そのままメモリカードに保持するようにしてもよい。

【0091】このような音楽配信システムを用いれば、例えばインターネット等の各種のネットワークを通じてユーザに音楽を配信するとともに、その課金処理を行うことができる。

【0092】なおここではファイルデータの例として音楽データの配信システムの例について説明したが、これ以外にも例えばテキストデータ、画像データ、映像データ（MPEG、MPEG2などの動画データ）等の配信システムに適用するようにしてもよい。

【0093】

【発明の効果】以上説明したように本発明の接続装置、情報処理装置によれば、スマートカード、メモリカードを含む複数のICカードを、活線挿抜可能なスロットを介して、例えばPC、EWSなどで一体的に利用することができる。また、本発明の接続装置および情報処理装置によれば複数のICカードを共通のインターフェースにより並列的に駆動することができる。したがって、PC等の既存のインフラストラクチャーを継承しながら、電子決済や電子マネー等の電子商取引を安全かつ容易に行うことができる。またPC、EWSなどを電子決済や電子マネーを行う際のインタラクティブなターミナルとして利用することもできる。さらにPCと接続装置との間のインターフェース回路に、少なくとも1個のCPUを備えることにより、データ保持のセキュリティをより高度なものにすることができる。

【0094】また、本発明の接続装置においては大きさの異なる複数のICカードをよりコンパクトに保持して駆動することができ、情報処理装置の設計の自由度を大きく向上することができる。また携帯型情報処理装置などにも十分に対応することができる。

【0095】さらに本発明の情報処理装置においては、ICカードの平面型端子と接続する接続電極の信頼性を常に維持することができ、信頼性を大きく向上することができる。

【図面の簡単な説明】

【図1】本発明の接続装置が受け入れる第1のICカードの例（スマートカード）を概略的に示す図。

【図2】本発明の接続装置が受け入れる第2のICカードの例（メモリカード）を概略的に示す図。

【図3】図3は本発明の接続装置の構成の1例を概略的に示す図。

【図4】図3に例示した本発明の接続装置を、そのスロットの開口部側から見た図。

【図5】図3に例示した本発明の接続装置を横から透視した様子を模式的に示す図。

【図6】スマートカードとメモリカードとをそれぞれスロットへ挿入したときの相互の位置関係の例を説明する

ための図。

【図7】平面型端子とコンタクトする接続電極の例を概略的に示す図。

【図8】スマートカードの構成を模式的に示す図。

【図9】スマートカードの平面型端子のパターンの例を示す図。

【図10】メモリカードの構成を模式的に示す図。

【図11】メモリチップを搭載し平面型端子を備えたパッケージの構成を概略的に示す図。

【図12】16MbのNAND型EEPROMの仕様と

ピンレイアウトを示す図。

【図13】メモリチップの構成を模式的に示す図。

【図14】本発明の接続装置の構成の別の1例を説明するための図。

【図15】CPUが搭載されたPCの基板上に、本発明の接続装置のインターフェース回路が搭載された様子を模式的に示す図。

【図16】PCのメインボードに取り付けられた少数ピンのコネクタと、接続装置のコネクタとを1本に束ねた接続配線で接続した本発明の情報処理装置の構成を模式的に示す図。

【図17】インターフェース回路の構成を模式的に示す図。

【図18】インターフェース回路の構成を概略的に示すブロック図。

【図19】インターフェース回路の構成を概略的に示すブロック図。

【図20】本発明の情報処理装置の別の1例を説明するための図。

【図21】カウンタと比較器とを備えたインターフェース

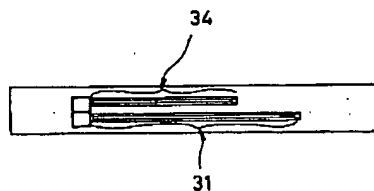
* ス回路の構成を概略的に示す図。

【図22】本発明の接続装置の使用形態の別の例について説明するための図。

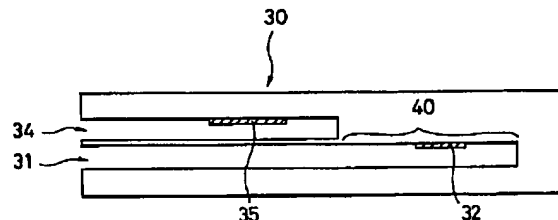
【符号の説明】

- 11 ……スマートカード
- 12 ……平面型端子
- 13 ……MPUチップ
- 14 ……CPU
- 15 ……ROM（プログラムメモリ）
- 16 ……EEPROM
- 21 ……メモリカード
- 22 ……平面型端子
- 23 ……パッケージ
- 24 ……ベースカード
- 25 ……メモリチップ
- 26 ……樹脂基板
- 27 ……モールド樹脂
- 28 ……ワイヤボンディング
- 30 ……接続装置
- 31、34 ……スロット
- 32、35 ……接続電極
- 33 ……第1の保持手段
- 36 ……第2の保持手段
- 37 ……接触ピン
- 40 ……第1の保持手段の第2の保持手段と対向していない領域
- 50 ……筐体
- 51 ……コネクタ（接続装置側）
- 52 ……コネクタ（本体側）
- 53 ……中央演算装置（CPU）
- 54 ……基板
- 55 ……インターフェース回路
- 55a ……CPU（インターフェース）
- 56 ……バス
- 59 ……接続配線
- 61 ……メモリ
- 62 ……カウンタ
- 63 ……センサ
- 65 ……I/F（PC側）
- 66 ……I/F（ICカード側）

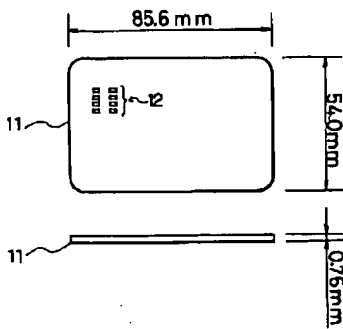
【図4】



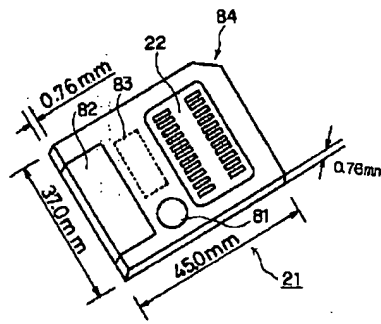
【図5】



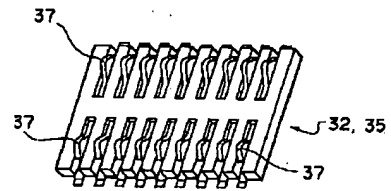
【図1】



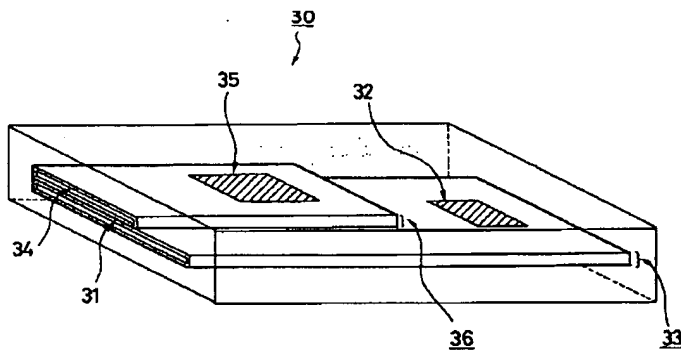
【図2】



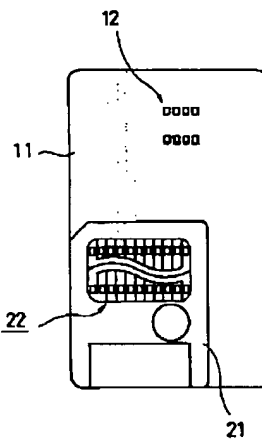
【図7】



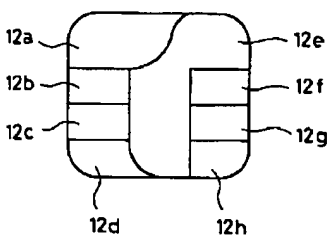
【図3】



【図6】



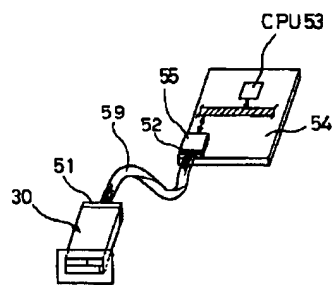
【図9】



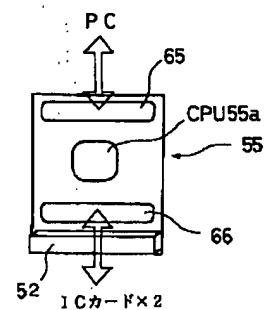
【図10】



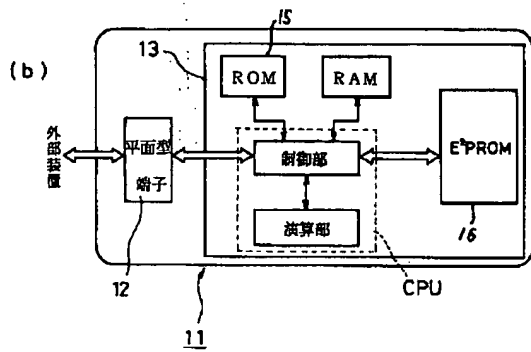
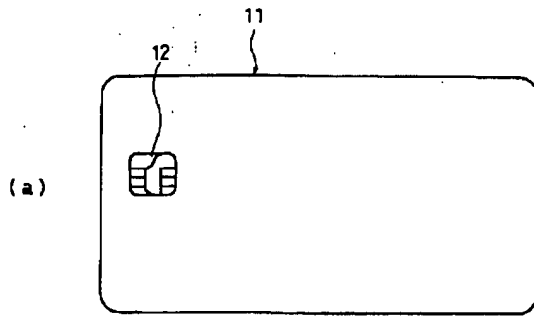
【図16】



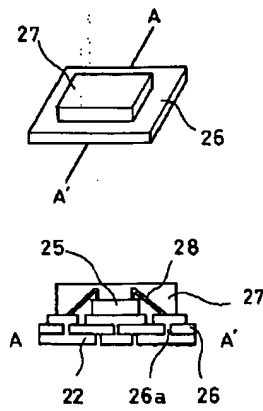
【図17】



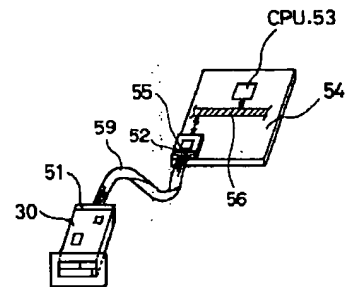
【図8】



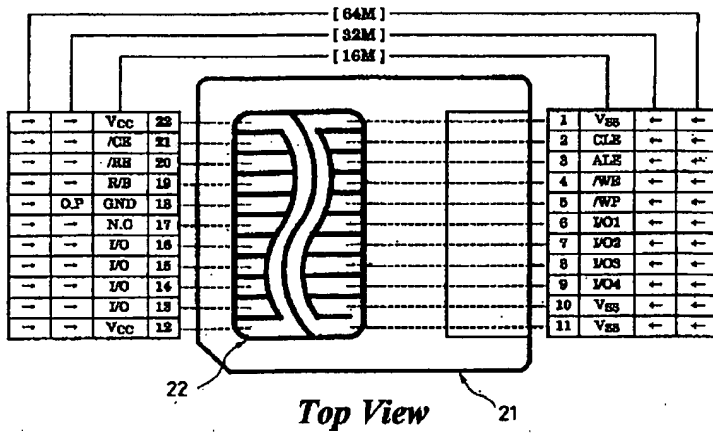
【図11】



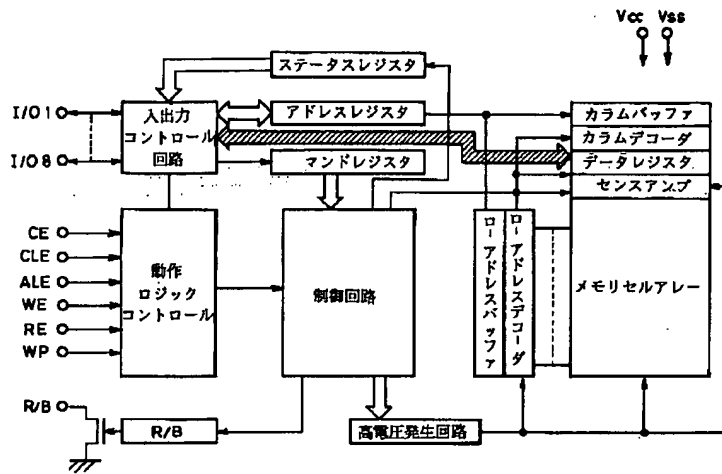
【図20】



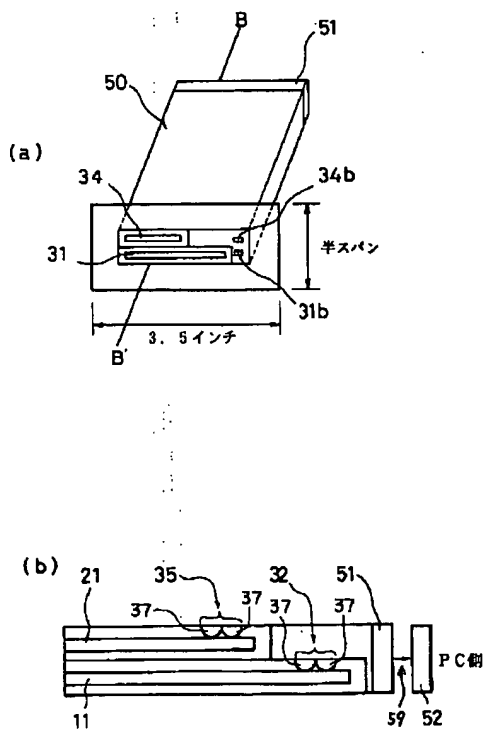
【図12】



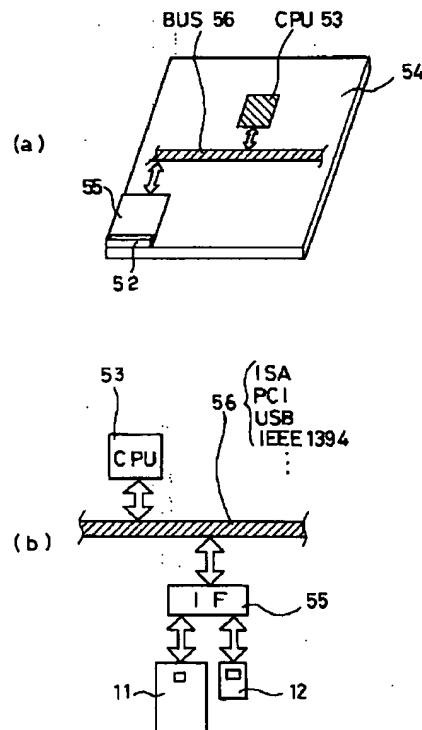
【図13】



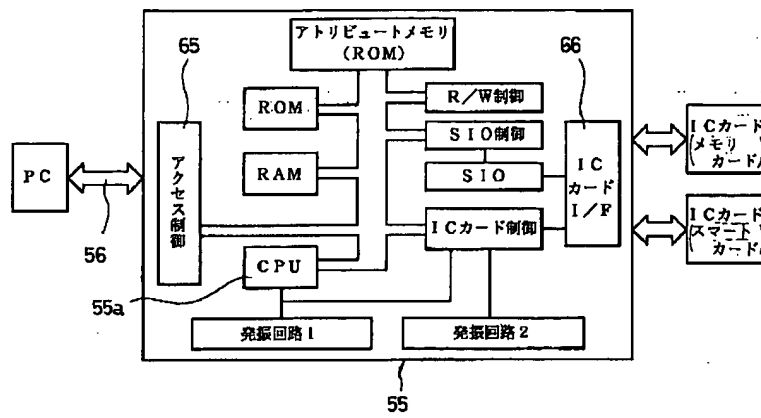
【図14】



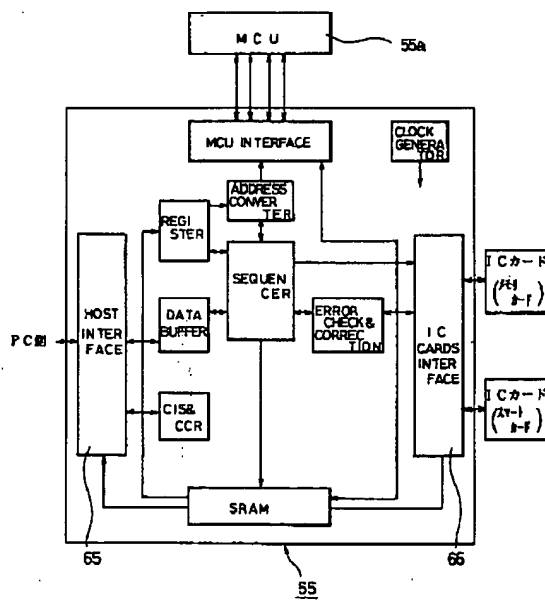
【図15】



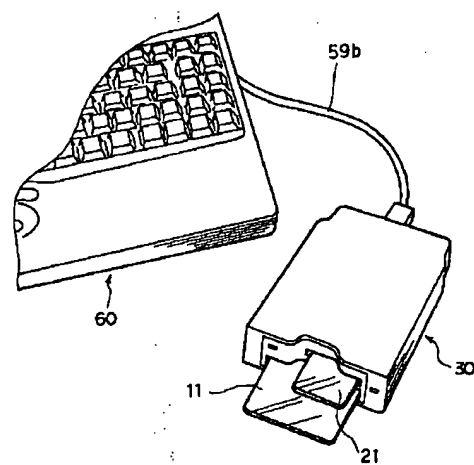
【図18】



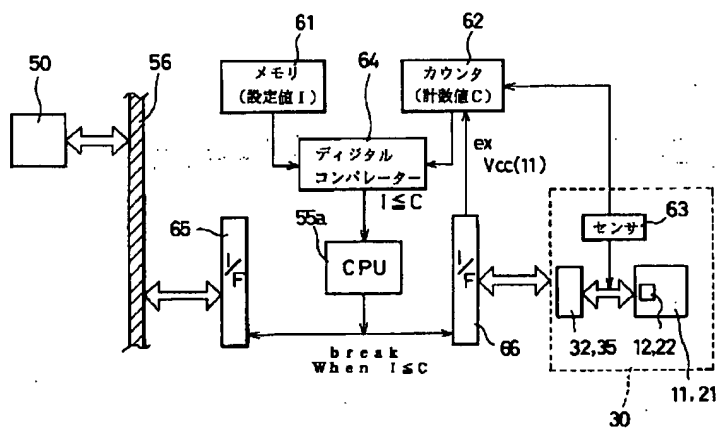
【図19】



【図22】



【図21】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開平10-302030

【公開日】平成10年11月13日(1998.11.13)

【出願番号】特願平10-43913

【国際特許分類第7版】

G 0 6 K 17/00

G 0 6 K 19/077

G 0 6 K 19/00

【F I】

G 0 6 K 17/00 C

G 0 6 K 19/00 K

G 0 6 K 19/00 Y

【手続補正書】

【提出日】平成17年1月11日(2005.1.11)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを挿入して保持する接続装置であって、

第1のICカードを挿入する第1のスロットと、第1のスロットに第1のICカードが挿入されたときに第1の平面型端子と接触するように形成された第1の接続電極を有する第1の保持手段と、

第2のICカードを挿入する第2のスロットと、第2のスロットに第2のICカードが挿入されたときに第2の平面型端子と接触するように形成された第2の接続電極を有する第2の保持手段とを具備したことを特徴とする接続装置。

【請求項2】

第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを挿入して保持する接続装置であって、

第1のICカードを挿入する第1のスロットと、第1のスロットに第1のICカードが挿入されたときに第1の平面型端子と接触するように形成された第1の接続電極を有する第1の保持手段と、

第2のICカードを挿入する第2のスロットと、第2のスロットに第2のICカードが挿入されたときに第2の平面型端子と接触するように形成された第2の接続電極を有し、第1の保持手段の第1の接続電極が形成された側に第1の接続電極が形成された領域が露出

するように形成された第2の保持手段とを具備し、

第1の接続電極と第2の接続電極とは、第1のスロットと第2のスロットに対して同じ側に形成され、第1のスロットと第2のスロットとは、第1のICカードの挿入方向と第2のICカードの挿入方向が同一方向になるように、かつ第1のICカードと第2のICカードとを受け入れたとき、第1のICカードと第2のICカードとが2辺を共有して重なり合うように形成され、第1のスロットの開口部と第2のスロットの開口部とは実質的に同一平面上にあり、第1のICカードはCPUを備えたICカードであり、第2のICカードはメモリカードであることを特徴とする接続装置。

【請求項3】

前記第2のICカードは、前記第2の平面型端子と接続されたNAND型EEPROMまたはAND型EEPROMを備えたことを特徴とする請求項1乃至2のいずれかに記載の接続装置。

【請求項4】

第1の接続電極および第2の接続電極と接続され、第1の保持手段の第1の接続電極が形成された側に、第2の保持手段と隣接して形成され、CPUと、第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段とを具備し、第1のICカードと第2のICカードとを並列的に駆動するインターフェース手段と、第1の接続電極および第2の接続電極と外部回路とを接続するためのコネクタとをさらに具備したことを特徴とする請求項1乃至請求項3のいずれかに記載の接続装置。

【請求項5】

第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段とを具備したことを特徴とする情報処理装置。

【請求項6】

第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、CPUと、第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段と、第1のICカードまたは第2のICカードに入出力される信号の波形整形用回路とを有し、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段を具備し、第1のICカードが、第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段を具備したことを特徴とする情報処理装置。

【請求項7】

筐体と、

この筐体内に収容され、中央演算装置が搭載された基板と、前記筐体の1つの面に、第1のICカードを受け入れる第1のスロットおよび第2のICカードを受け入れる第2のスロットが開口するように形成され、第1の平面型端子と接触するように形成された第1の接続電極と、第2の平面型端子と接触するように形成された第2の接続電極とを有する保持手段と、前記基板上に形成され、前記中央演算装置側と第1のICカードおよび第2のICカードとの間の信号入出力を並列的に制御するインターフェース手段と、前記インターフェース手段と前記第1の接続電極および第2の接続電極との間を接続する接続配線とを具備したことを特徴とする情報処理装置。

【請求項8】

平面型端子を有するICを内蔵したICカードを受け入れるスロットと、前記平面型端子と接続する接続電極とを有する保持手段と、

前記接続電極と前記平面型端子を介して前記ＩＣカードにアクセスするインターフェース手段とを具備し、
前記インターフェース手段は、前記平面型端子と前記接続電極との接続可能回数が設定されるとともに、前記平面型端子と前記接続電極との接続回数をカウントするカウンタ手段と、保持した設定値とカウント値とを比較して、前記カウント値が前記設定値に達した場合には前記ＩＣカードとのアクセスを停止する手段とを有することを特徴とする情報処理装置。

【請求項 9】

前記保持手段の前記接続電極は交換可能に、かつ使用前状態と使用后状態とを判別する手段を有するように形成され、前記カウンタの計数値を使用前状態の前記接続電極が交換されたときにのみリセットする手段をさらに具備したことを特徴とする請求項 8 に記載の情報処理装置。

【請求項 10】

第 1 の面に第 1 の平面型端子を有する第 1 のＩＣカードと、第 1 の面に第 2 の平面型端子を有し、第 1 のＩＣカードよりも小さな第 2 のＩＣカードとを挿入して保持する情報処理装置であって、

第 1 のＩＣカードを挿入する第 1 のスロットと、第 1 のスロットに第 1 のＩＣカードが挿入されたときに第 1 の平面型端子と接触するように形成された第 1 の接続電極を有する第 1 の保持手段と、

第 2 のＩＣカードを挿入する第 2 のスロットと、第 2 のスロットに第 2 のＩＣカードが挿入されたときに第 2 の平面型端子と接触するように形成された第 2 の接続電極を有する第 2 の保持手段とを具備したことを特徴とする情報処理装置。

【請求項 11】

第 1 の面と前記第 1 の面に配置された第 1 の平面型端子とを有する第 1 のＩＣカードと、第 1 の面と前記第 1 の面に配置された第 2 の平面型端子とを有し、前記第 1 のＩＣカードよりも小さな第 2 のＩＣカードとを接続する接続装置であって、

前記第 1 のＩＣカードを保持可能な第 1 のスロットと、

前記第 1 のスロットに前記第 1 のＩＣカードが挿入されたときに前記第 1 の平面型端子と接触可能な第 1 の接続電極と、

前記第 2 のＩＣカードを保持可能な第 2 のスロットと、

前記第 2 のスロットに前記第 2 のＩＣカードが挿入されたときに前記第 2 の平面型端子と接触可能な第 2 の接続電極とを具備したことを特徴とする接続装置。

【請求項 12】

第 1 の面に第 1 の平面型端子を有する第 1 のＩＣカードと、第 1 の面に第 2 の平面型端子を有し、前記第 1 のＩＣカードよりも小さな第 2 のＩＣカードとを駆動する情報処理装置であって、前記第 1 の平面型端子を介して第 1 のＩＣカードを、前記第 2 の平面型端子を介して第 2 のＩＣカードを並列的に駆動するインターフェース回路を具備したことを特徴とする情報処理装置。

【請求項 13】

筐体と、

この筐体内に収容され、中央演算装置が搭載された基板と、

第 1 の平面型端子を備えた第 1 のＩＣカードを挿入可能な第 1 のスロットと、第 2 の平面型端子を備えた第 2 のＩＣカードを挿入可能な第 2 のスロットと、前記第 1 の平面型端子と接触可能な第 1 の接続電極と、前記第 2 の平面型端子と接触可能な第 2 の接続電極とを具備した接続装置と、

前記基板上に形成され、前記第 1 のＩＣカードと前記第 2 のＩＣカードとを動作可能なように接続可能にし、前記中央演算装置側と前記第 1 のＩＣカードおよび前記第 2 のＩＣカードとの間の伝送される信号を並列的に制御するインターフェース回路と、

前記インターフェース回路と前記第 1 の接続電極および前記第 2 の接続電極との間を接続する接続配線とを具備したことを特徴とする情報処理装置。

【請求項 14】

平面型端子を含んだ IC カードを受け入れ可能なスロットと、前記平面型端子と接触可能な接続電極と、前記接続電極と前記平面型端子とを介して前記 IC カードにアクセス可能なインターフェース回路とを具備した接続装置を備え、
前記インターフェース回路は、前記接続電極と前記平面型端子との接続回数を数えるカウンタと、設定値と前記接続回数とを比較し、前記接続回数が前記設定値に達したときに前記 IC カードへのアクセスを停止する回路とを具備したことを特徴とする情報処理装置。

【請求項 15】

第 1 の面に第 1 の平面型端子を有する挿入された第 1 の IC カードと、第 1 の面に第 2 の平面型端子を有し、前記第 1 の IC カードよりも小さな挿入された第 2 の IC カードとを保持可能な情報処理装置であって、
前記第 1 の IC カードが挿入される第 1 のスロットと、前記第 1 の IC カードが前記第 1 のスロットに挿入されたときに前記第 1 の平面型端子と接触するように形成された第 1 の接続電極とを具備した第 1 の接続装置と、
前記第 2 の IC カードが挿入される第 2 のスロットと、前記第 2 の IC カードが前記第 2 のスロットに挿入されたときに前記第 2 の平面型端子と接触するように形成された第 2 の接続電極とを具備した第 2 の接続装置とを具備したことを特徴とする情報処理装置。

【請求項 16】

第 1 の IC カードを受け入れる第 1 のスロットと、前記第 1 の IC カードとは異なる第 2 の IC カードを受け入れる第 2 のスロットとを有する外部カードリダを使用する前記第 1 の IC カードによる電子課金方法であって、
ユーザに前記第 1 のスロットに前記第 1 の IC カードを挿入させることを可能にするステップと、
前記ユーザに前記第 2 のスロットに前記第 2 の IC カードを挿入させることを可能にするステップと、
前記第 2 の IC カードに記憶された暗号化されたアイデンティフィケーションデータを使用することによって前記ユーザの身元を認証することを試みるステップと、
正当な認証に応じて前記第 1 の IC カードを介して前記ユーザーの課金処理を行なうステップと、
前記第 2 の IC カードの記憶装置に情報を送るステップとを具備したことを特徴とする電子課金方法。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明の接続装置は、第 1 の面に第 1 の平面型端子を有する第 1 の IC カードと、第 1 の面に第 2 の平面型端子を有し、第 1 の IC カードよりも小さな第 2 の IC カードとを挿入して保持する接続装置であって、第 1 の IC カードを挿入する第 1 のスロットと、第 1 のスロットに第 1 の IC カードが挿入されたときに第 1 の平面型端子と接触するように形成された第 1 の接続電極を有する第 1 の保持手段と、第 2 の IC カードを挿入する第 2 のスロットと、第 2 のスロットに第 2 の IC カードが挿入されたときに第 2 の平面型端子と接触するように形成された第 2 の接続電極を有し、第 1 の保持手段の第 1 の接続電極が形成された側に第 1 の接続電極が形成された領域が露出するように形成された第 2 の保持手段とを具備し、第 1 の接続電極と第 2 の接続電極とは、第 1 のスロットと第 2 のスロットに対して同じ側に形成され、第 1 のスロットと第 2 のスロットとは、第 1 の IC カードの挿入方向と第 2 の IC カードの挿入方向が同一方向になるように、かつ第 1 の IC カードと第 2 の IC カードとを受け入れたとき、第 1 の IC カードと第 2 の IC カードとが 2 辺を共有して重なり合うように形成され、第 1 のスロットの開口部と第 2 のスロットの開口

部とは実質的に同一平面上にあり、第1のICカードはCPUを備えたICカードであり、第2のICカードはメモリカードであることを特徴とする。第1のICカードを保持する第1の保持手段上に、この第1のICカードよりも小さな第2のICカードを保持する第2の保持手段を形成することにより、第1の保持手段上に第2の保持手段に覆われていない領域が形成される。この領域に、例えば第1のスロットに挿入された第1のICカードの第1の平面型端子との電氣的接続を得るための第1の接続電極を形成することができる。また、第1のICカードまたは第2のICカードを駆動するためのコントローラなどを搭載することもできる。したがって、接続装置全体の厚さを薄くかつコンパクトにすることができる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

また、第1の接続電極と第2の接続電極とは第1のスロットと第2のスロットに対して同じ側に形成することにより、例えば第1のスロットおよび第2のスロットに第1のICカードと第2のスロットとを挿入したとき、第1のICカードの第1の面と第2のICカードの第1の面とが同一方向を向くようにすることができる。この場合、第1のICカードまたは第2のICカードを挿入するときに、その平面型端子を見ながら挿入できるように形成することが好適である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

また、第1のスロットと第2のスロットとが、第1のICカードの挿入方向と第2のICカードの挿入方向が同一方向になるように形成されたことにより、カードのスロットに対する抜き差しが便利であると同時に、接続装置はよりコンパクトになる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】削除

【補正の内容】

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】削除

【補正の内容】

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

さらに上記接続装置は、第1の接続電極および第2の接続電極と接続され、第1の保持手段の第1の接続電極が形成された側に、第2の保持手段と隣接して形成され、CPUと

、第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段とを具備し、第1のICカードと第2のICカードとを並列的に駆動するインターフェース手段と、第1の接続電極および第2の接続電極と外部回路とを接続するためのコネクタとをさらに具備してもよい。ここで並列的とは、例えば1個のインターフェース手段で、第1のICカードと第2のICカードとを駆動するような場合や、インターフェースと第1の接続電極および第2の接続電極とを接続する配線のうち、少なくとも1本の配線（電源配線、グランド配線または信号配線）が共用されている場合などをいう。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

このインターフェース手段は、第1の保持手段の第1の接続電極が形成された側に、第2の保持手段と隣接して形成されているので、装置をさらに薄くコンパクトにすることができる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】削除

【補正の内容】

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

インターフェース手段には少なくとも1個のCPUが搭載されているので、例えば第1のICカード、第2のICカードに入出力されるデータの暗号化処理／復号化処理などの複雑な処理をインターフェース手段のCPU、またはICカードに内蔵されたCPUやDSPを組み合わせて処理することができる。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

また、本発明の情報処理装置は、第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段とを具備したことを特徴とする。また、本発明の情報処理装置は、第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、第1のICカードよりも小さな第2のICカードとを受け入れて駆動する情報処理装置であって、CPUと、第1のICカードまたは第2のICカードに入出力されるデータの暗号化および復号化を行う手段と、第1のICカードまたは第2のICカードに入出力される信号の波形整形用回路とを有し、第1の平面型端子を介して第1のICカードを、第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース手段を具備し、第1のICカードが、第1のICカードまたは第2のICカードに入出力されるデータ

の暗号化および復号化を行う手段を具備したことを特徴とする。

【手続補正 13】

【補正対象書類名】 明細書

【補正対象項目名】 0042

【補正方法】 変更

【補正の内容】

【0042】

なおここではファイルデータの例として音楽データの配信システムの例について説明したが、これ以外にも例えばテキストデータ、画像データ、映像データ（MPEG、MPEG2などの動画データ）等の配信システムに適用するようにしてもよい。

また、本発明の情報処理装置は、第1の面と前記第1の面に配置された第1の平面型端子とを有する第1のICカードと、第1の面と前記第1の面に配置された第2の平面型端子とを有し、前記第1のICカードよりも小さな第2のICカードとを接続する接続装置であって、前記第1のICカードを保持可能な第1のスロットと、前記第1のスロットに前記第1のICカードが挿入されたときに前記第1の平面型端子と接触可能な第1の接続電極と、前記第2のICカードを保持可能な第2のスロットと、前記第2のスロットに前記第2のICカードが挿入されたときに前記第2の平面型端子と接触可能な第2の接続電極とを具備したことを特徴とする。

また、本発明の情報処理装置は、第1の面に第1の平面型端子を有する第1のICカードと、第1の面に第2の平面型端子を有し、前記第1のICカードよりも小さな第2のICカードとを駆動する情報処理装置であって、前記第1の平面型端子を介して第1のICカードを、前記第2の平面型端子を介して第2のICカードを並列的に駆動するインターフェース回路を具備したことを特徴とする。

また、本発明の情報処理装置は、筐体と、この筐体内に収容され、中央演算装置が搭載された基板と、第1の平面型端子を備えた第1のICカードを挿入可能な第1のスロットと、第2の平面型端子を備えた第2のICカードを挿入可能な第2のスロットと、前記第1の平面型端子と接触可能な第1の接続電極と、前記第2の平面型端子と接触可能な第2の接続電極とを具備した接続装置と、前記基板上に形成され、前記第1のICカードと前記第2のICカードとを動作可能のように接続可能にし、前記中央演算装置側と前記第1のICカードおよび前記第2のICカードとの間の伝送される信号を並列的に制御するインターフェース回路と、前記インターフェース回路と前記第1の接続電極および前記第2の接続電極との間を接続する接続配線とを具備したことを特徴とする。

また、本発明の情報処理装置は、平面型端子を含んだICカードを受け入れ可能なスロットと、前記平面型端子と接触可能な接続電極と、前記接続電極と前記平面型端子とを介して前記ICカードにアクセス可能なインターフェース回路とを具備した接続装置を備え、前記インターフェース回路は、前記接続電極と前記平面型端子との接続回数を数えるカウンタと、設定値と前記接続回数とを比較し、前記接続回数が前記設定値に達したときに前記ICカードへのアクセスを停止する回路とを具備したことを特徴とする。

また、本発明の情報処理装置は、第1の面に第1の平面型端子を有する挿入された第1のICカードと、第1の面に第2の平面型端子を有し、前記第1のICカードよりも小さな挿入された第2のICカードとを保持可能な情報処理装置であって、前記第1のICカードが挿入される第1のスロットと、前記第1のICカードが前記第1のスロットに挿入されたときに前記第1の平面型端子と接触するように形成された第1の接続電極とを具備した第1の接続装置と、前記第2のICカードが挿入される第2のスロットと、前記第2のICカードが前記第2のスロットに挿入されたときに前記第2の平面型端子と接触するように形成された第2の接続電極とを具備した第2の接続装置とを具備したことを特徴とする。

また、本発明の電子課金方法は、第1のICカードを受け入れる第1のスロットと、前記第1のICカードとは異なる第2のICカードを受け入れる第2のスロットとを有する外部カードリーダーを使用する前記第1のICカードによる電子課金方法であって、ユーザ

に前記第1のスロットに前記第1のICカードを挿入させることを可能にするステップと、前記ユーザに前記第2のスロットに前記第2のICカードを挿入させることを可能にするステップと、前記第2のICカードに記憶された暗号化されたアイデンティフィケーションデータを使用することによって前記ユーザの身元を認証することを試みるステップと、正当な認証に応じて前記第1のICカードを介して前記ユーザーの課金処理を行なうステップと、前記第2のICカードの記憶装置に情報を送るステップとを具備したことを特徴とする。

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-302030

(43)Date of publication of application : 13.11.1998

(51)Int.Cl.

G06K 17/00
G06K 19/077
G06K 19/00

(21)Application number : 10-043913

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 25.02.1998

(72)Inventor : IWASAKI HIROSHI
YAJIMA TOSHITAKE

(30)Priority

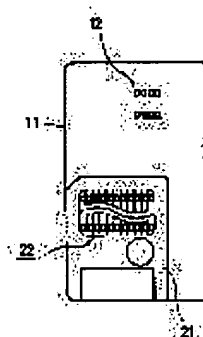
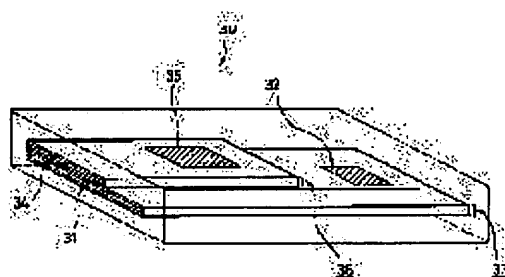
Priority number : 09 46318 Priority date : 28.02.1997 Priority country : JP

(54) CONNECTION DEVICE AND INFORMATION PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a connection device capable of using plural IC cards by combining them.

SOLUTION: A smart card (1st IC card) 11 having a 1st plane type terminal 12 on a 1st face and a memory card (2nd IC card) 21 having a 2nd plane type terminal 22 on the 1st face and smaller than the 1st IC card 11 are inserted and held. The connection device is provided with a slot 31 for inserting the smart card 11, a 1st holding means 33 having a connection electrode 32 formed so as to come into contact with the terminal 12 when the smart card 11 is inserted into the slot 31, a slot 34 formed on the side face forming the electrode 32 of the 1st holding means 33 so as to expose the formation area of the electrode 32 to insert the memory card 21, and a 2nd holding means 36 having a connection electrode 35 formed so as to come into contact with the terminal 22 when the card 21 is inserted into the slot 34. The smart card 11 and the memory card 21 are driven by a common interface in parallel.



LEGAL STATUS

[Date of request for examination] 11.01.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office